FH AACHEN
UNIVERSITY OF APPLIED SCIENCES

Grundlagen der Informationstechnik
Schaltnetze

Peter Holzkämper

Digitale Daten
Schaltnetze | Inverter-Gatter (Negation)

Wertetabelle:

A	Q
0	1
1	0

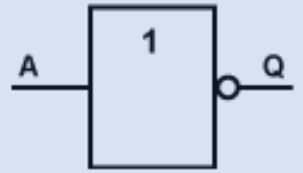
Der Ausgang invertiert das Eingangssignal.

Logische Gleichung:

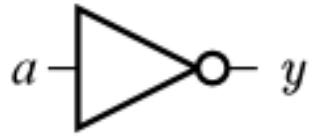
$$Q=\overline{A}$$

Gattersymbol:

IEC 60617-12



USA



Digitale Daten
Schaltnetze | UND-Gatter (Konjunktion)

Wertetabelle:

A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

Der Ausgang ist nur dann 1, wenn alle Eingänge 1 sind.

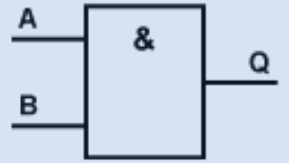
Logische Gleichung:

$Q=A \cdot B$

$Q=A \wedge B$

Gattersymbol:

IEC 60617-12



USA



Digitale Daten
Schaltnetze | ODER-Gatter (Disjunktion)

Wertetabelle:

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

Der Ausgang ist nur dann 0, wenn alle Eingänge 0 sind.

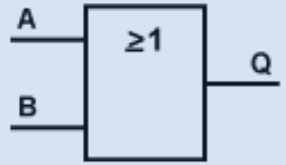
Logische Gleichung:

$Q=A+B$

$Q=A \vee B$

Gattersymbol:

IEC 60617-12



USA



Digitale Daten
Schaltnetze | NAND-Gatter (negierte Konjunktion)

Wertetabelle:

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

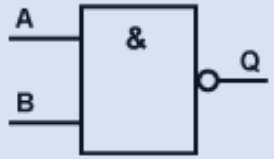
Der Ausgang ist nur dann 0, wenn alle Eingänge 1 sind!

Logische Gleichung:

$$Q=\overline{A \cdot B}$$

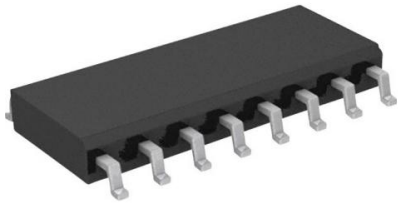
Gattersymbol:

IEC 60617-12



USA





https://de.wikipedia.org/wiki/Liste_von_integrierten_Schaltkreisen_der_74xx-Familie

Digitale Daten
Schaltnetze | NOR-Gatter (negierte Disjunktion)

Wertetabelle:

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

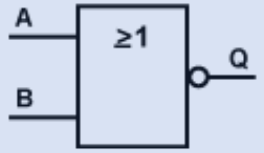
Der Ausgang ist nur dann 1, wenn alle Eingänge 0 sind!

Logische Gleichung:

$$Q=\overline{A+B}$$

Gattersymbol:

IEC 60617-12



USA



Digitale Daten
Schaltnetze | Antivalenz-Gatter (Exklusiv-Oder)

Wertetabelle:

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

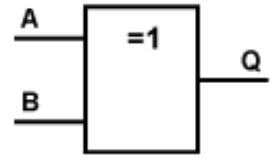
Der Ausgang Q ist 1, wenn alle Eingänge ungleich sind.

Logische Gleichung:

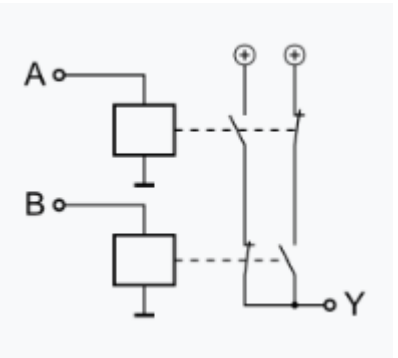
$$Q = A \oplus B$$

Gattersymbol:

IEC 60617-12



Kontaktplan mit Relais:



Schaltnetze | Äquivalenz-Gatter (Exclusiv-NICHT-ODER)

Wertetabelle:

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	1

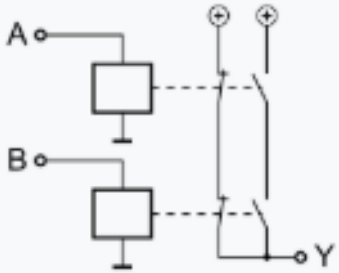
Der Ausgang Q ist 1, wenn alle Eingänge gleich sind.

Logische Gleichung:

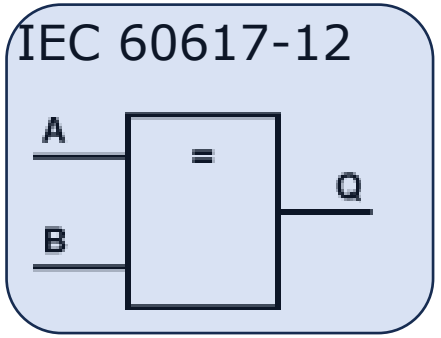
$$Q = A \odot B$$

$$Q = \overline{A \oplus B}$$

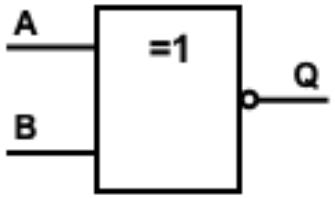
Kontaktplan mit Relais:



Gattersymbol:

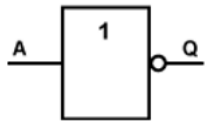


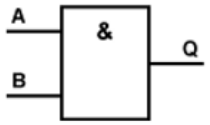
Alternatives Schaltzeichen:

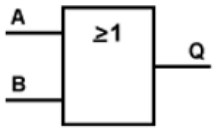


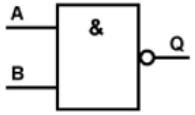
Digitale Daten
Schaltnetze | Logische Verknüpfungen

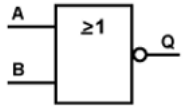
Wahrheitstabelle:		Inverter	UND	ODER	NAND	NOR	Ex-ODER	Ex-Nicht ODER
		$Q=\overline{B}$	Q=A·B, Q=A∧B	Q=A+B,Q=A∨B	$Q=\overline{A\cdot B}$	$Q=\overline{A+B}$	Q=A⊕B	Q=A⊙B
A	B	Q	Q	Q	Q	Q	Q	Q
0	0	1	0	0	1	1	0	1
0	1	0	0	1	1	0	1	0
1	0	-	0	1	1	0	1	0
1	1	-	1	1	0	0	0	1

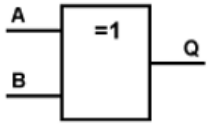


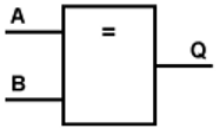












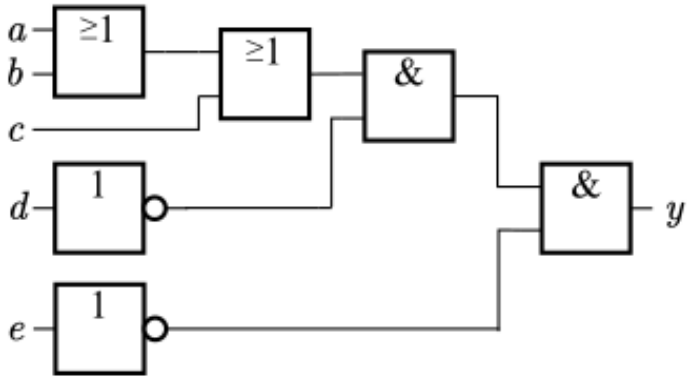
Digitale Daten
Gemischte Schaltnetze

1. Wahrheitstabelle

Eingänge		Ausgang
a	b	x
0	0	0
0	1	1
1	0	1
1	1	0

2. Logische Gleichung:

3. Gatter-Schaltung:



1. Logische Gleichung

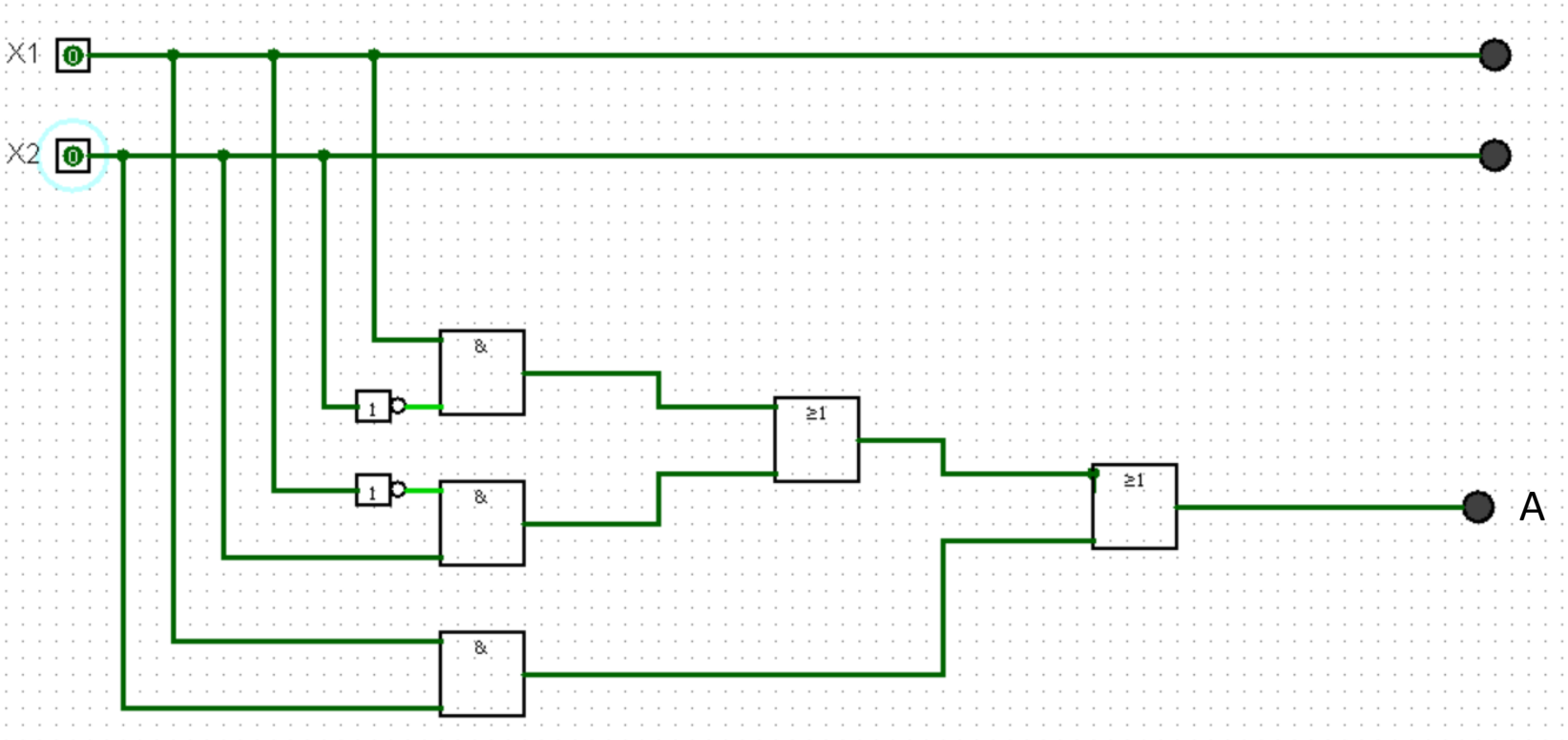
2. Wahrheitstabelle

a	b	c	d	e	Y
0	0	0	0	0	0
0	0	0	0	1	0
0	0	0	1	0	0
0	0	0	1	1	0
0	0	1	0	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	0	1	1	1	0
0	1	0	0	0	1
0	1	0	0	1	0
0	1	0	1	0	0
0	1	0	1	1	0
0	1	1	0	0	1
0	1	1	0	1	0
0	1	1	1	0	0
0	1	1	1	1	0

a	b	c	d	e	Y
1	0	0	0	0	1
1	0	0	0	1	0
1	0	0	1	0	0
1	0	0	1	1	0
1	0	1	0	0	1
1	0	1	0	1	0
1	0	1	1	0	0
1	0	1	1	1	0
1	1	0	0	0	1
1	1	0	0	1	0
1	1	0	1	0	0
1	1	0	1	1	0
1	1	1	0	0	1
1	1	1	0	1	0
1	1	1	1	0	0
1	1	1	1	1	0

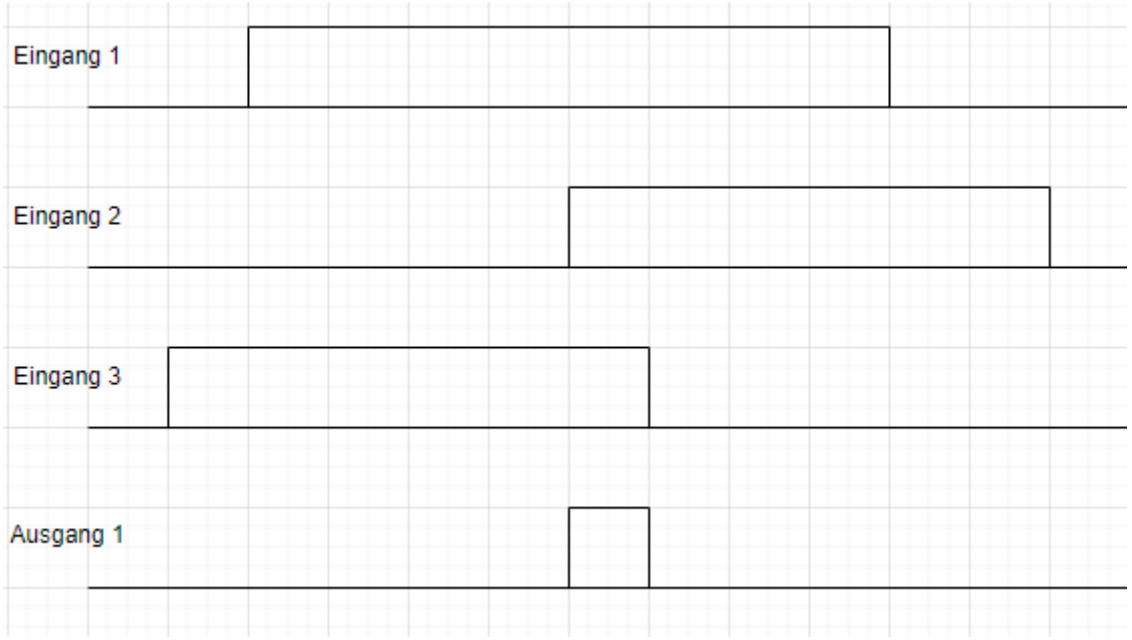
Digitale Daten
Gemischte Schaltnetze

1. Wahrheitstabelle
2. Optimierung?



Digitale Daten
Signalverläufe

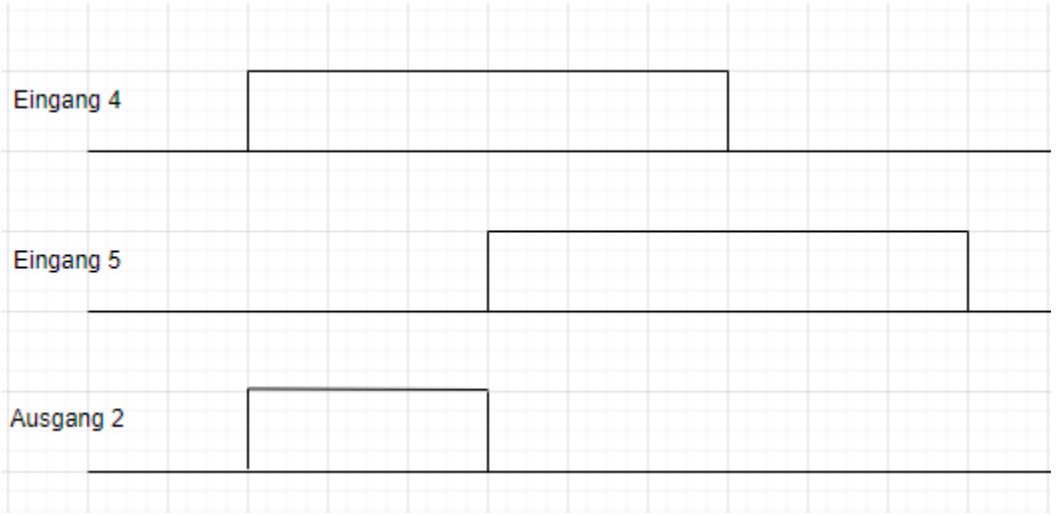
1. Gegeben ist folgender Signalverlauf



Wie lautet die Schaltungsfunktion?

Digitale Daten
Signalverläufe

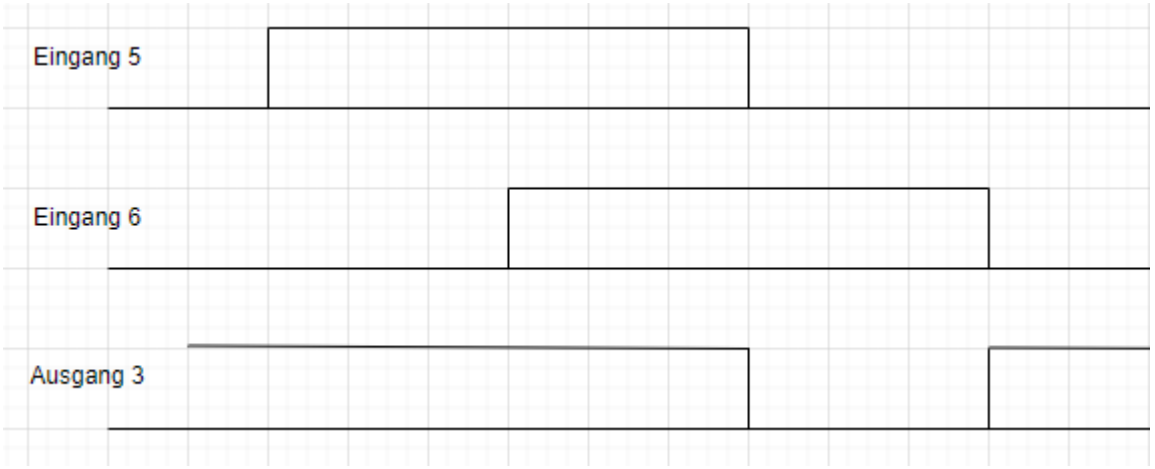
2. Gegeben ist folgender Signalverlauf



Wie lautet die Schaltungsfunktion?

Digitale Daten
Signalverläufe

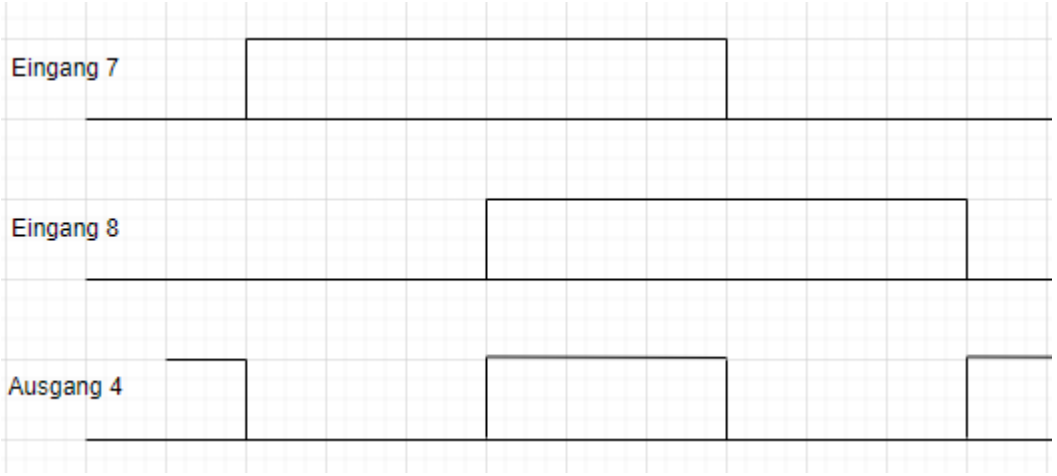
3. Gegeben ist folgender Signalverlauf



Wie lautet die Schaltungsfunktion?

Digitale Daten
Signalverläufe

4. Gegeben ist folgender Signalverlauf



Wie lautet die Schaltungsfunktion?

Inverter

UND

ODER

NOR

Bitte nutzen Sie nur NAND-Gatter, um die jeweils am Rand dargestellten Gatter zu erzeugen

Inverter

UND

ODER

NOR

Inverter

UND

ODER

NAND

Bitte nutzen Sie nur NOR-Gatter, um die jeweils am Rand dargestellten Gatter zu erzeugen

Inverter

UND

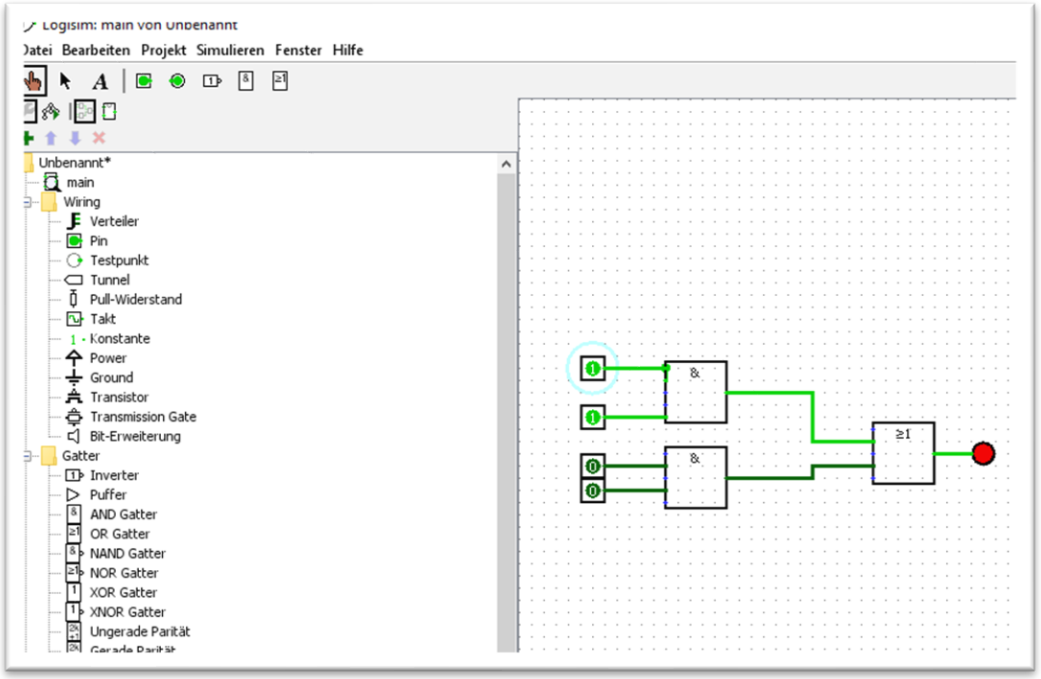
ODER

NAND



Software

Digitale Daten
Schaltnetze | Software



Logisim ist ein Unterrichtswerkzeug zur Entwicklung und Simulation digitaler Schaltungen. Mit seiner Benutzerschnittstelle und der laufenden Simulation der Schaltung, während Sie diese aufbauen, ist das Programm in der Lage, die Grundbegriffe digitaler Schaltungen zu vermitteln.

http://www.cburch.com/logisim/de/index.html



Digitale Schaltnetze

Digitale Daten
Schaltnetze | Volladdierer

Unter einem Paralleladdierer versteht man ein Schaltnetz, das zwei n-stellige Binärwörter (A und B) addiert.

Der Halbaddierer ist für die Verknüpfung von zwei 1-Bit Zahlen geeignet. Um die anderen Bitstellen einer Dualzahl zu berechnen, ist es notwendig den eventuellen Übertrag aus der vorherigen Stelle in die Addition zu berücksichtigen.

Beispiel: 92 + 106 = 198

```
          0 1 0 1 1 1 0 0
+         0 1 1 0 1 0 1 0
          1 1 1 1
          ----------------
          1 1 0 0 0 1 1 0
```

In diesem Beispiel wollen wir einen Halbaddierer entwerfen, der die Summe von zwei einstelligen Dualzahlen und einen Übertrag liefert.

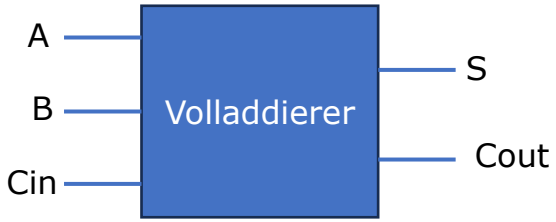


A	B	S (Summe)	C (Carry)
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Funktionsgleichung:

Schaltung:

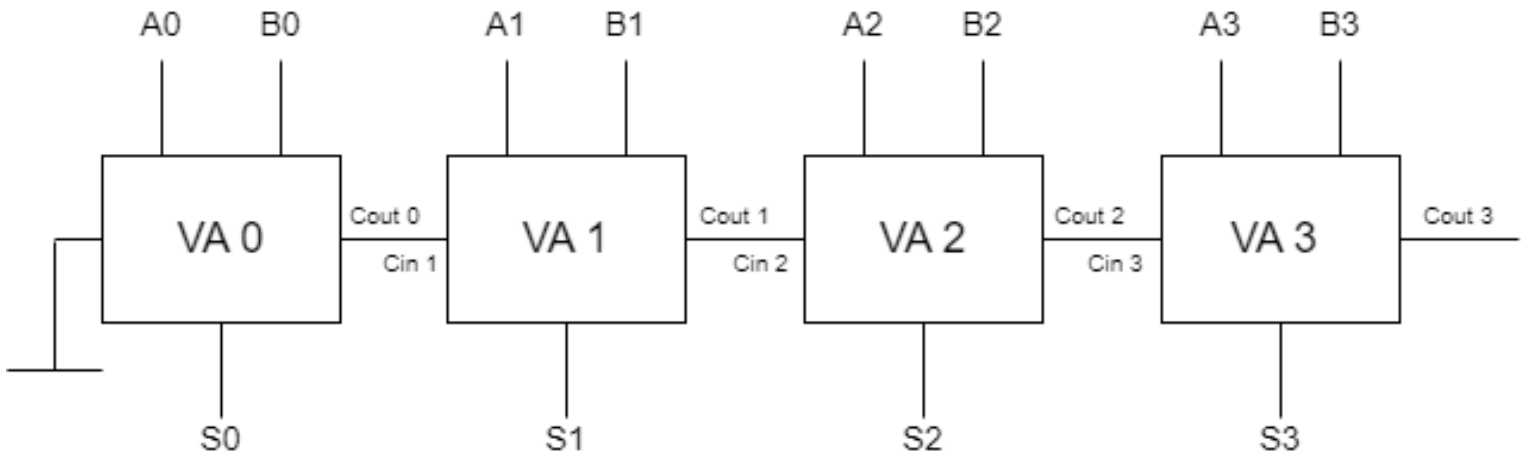
In diesem Beispiel wollen wir einen Volladdierer entwerfen, der die Summe von zwei Dualzahlen und einen Übertrag liefert.



A	B	Cin	S (Summe)	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

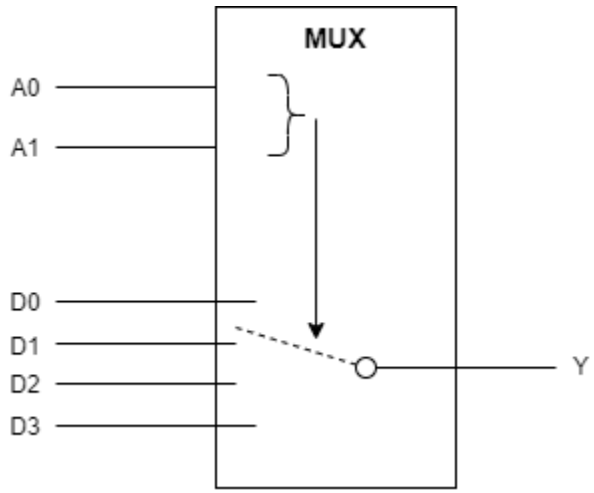
Funktionsgleichung:

Beispiel:


A0
B0
A1
B1
A2
B2
A3
B3
VA 0
VA 1
VA 2
VA 3
Cout 0
Cin 1
Cout 1
Cin 2
Cout 2
Cin 3
Cout 3
S0
S1
S2
S3

Multiplexer kommen immer dann zum Einsatz, wenn eine Signalleitung mit einem Wert beschaltet werden soll, der potenziell aus mehreren verschiedenen Quellen stammen kann.

→ Ein Multiplexer führt Datenpfade zusammen.

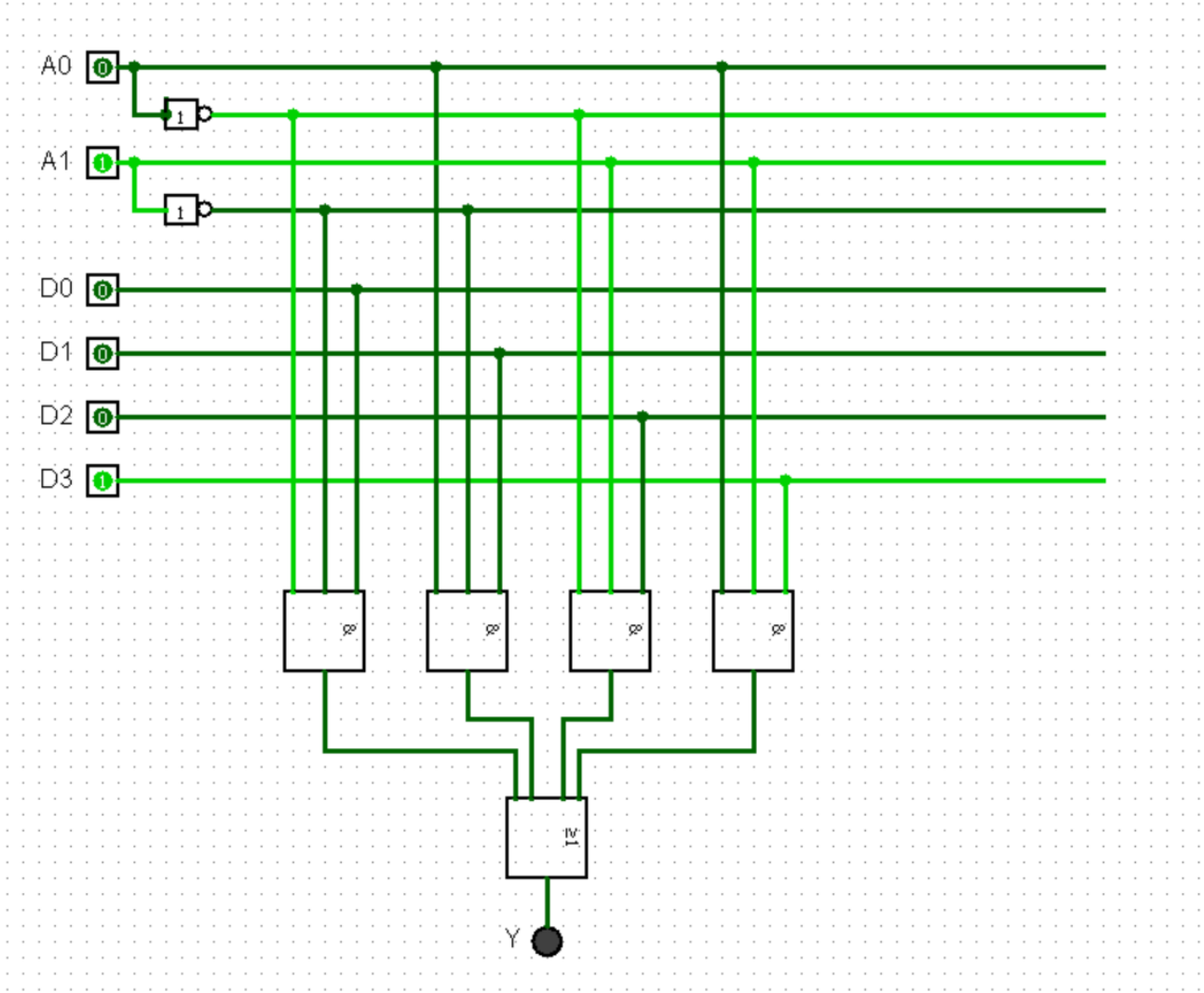


Wahrheitstabelle

A1	A0	Y
0	0	D0
0	1	D1
1	0	D2
1	1	D3

Funktionsgleichung:

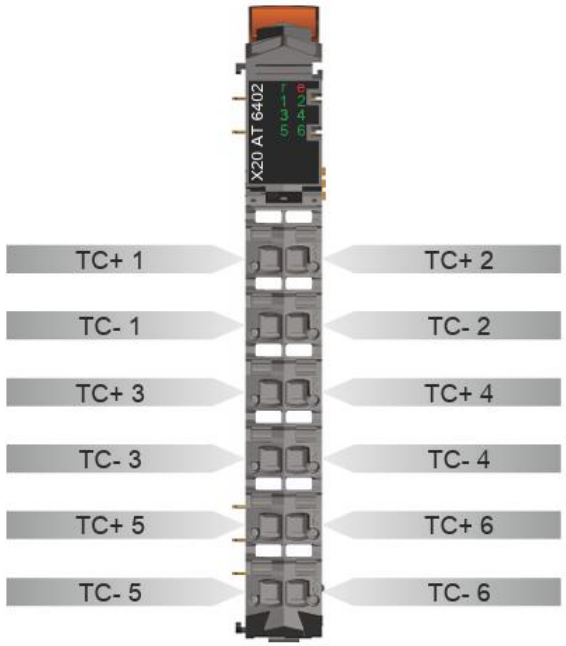
Schaltungsrealisierung:



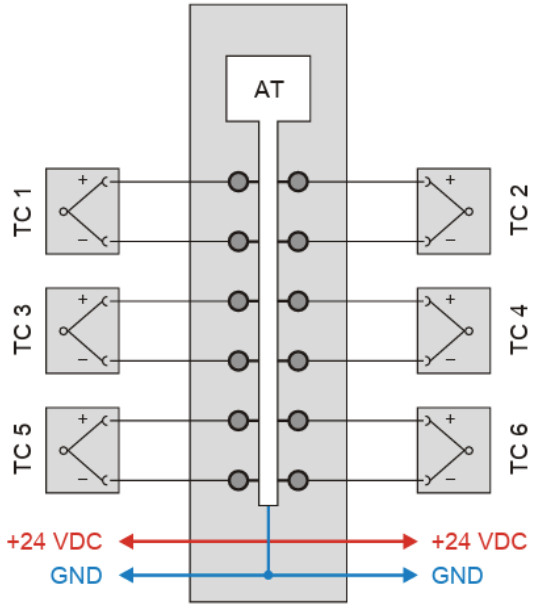
Einsatzbeispiel:

https://www.br-automation.com/de-de/downloads/steuerungs-und-io-systeme/x20-system/temperaturmodule/x20at6402/datenblatt-x20cat6402/

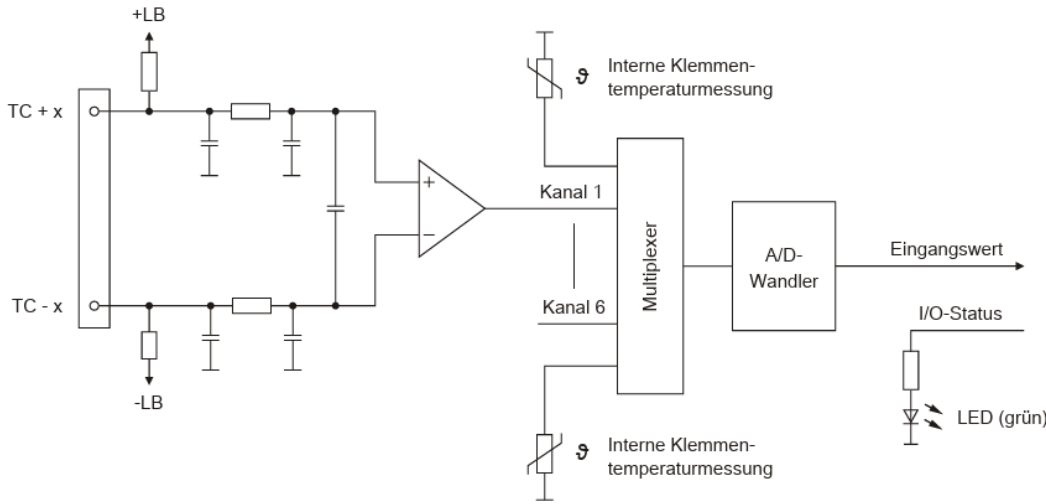
Temperaturmessung mit Thermoelementen



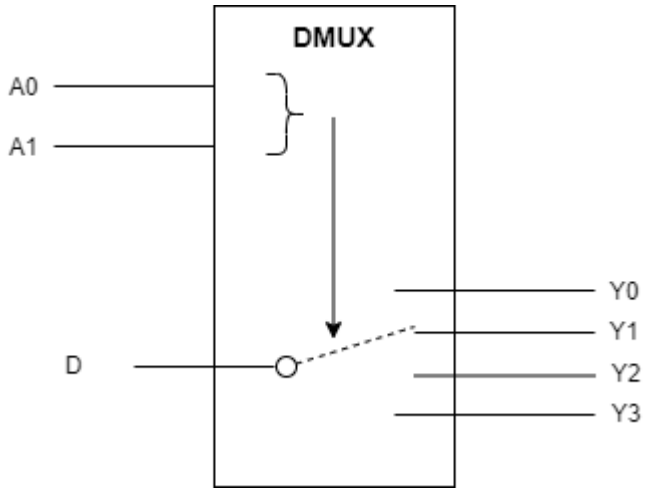
Anschlussbeispiel



Eingangsschema



Ein Demultiplexer verteilt ein Eingangssignal auf mehrere möglichen Ausgänge, die ebenfalls durch Steuersignale (Selektoren) gesteuert werden.

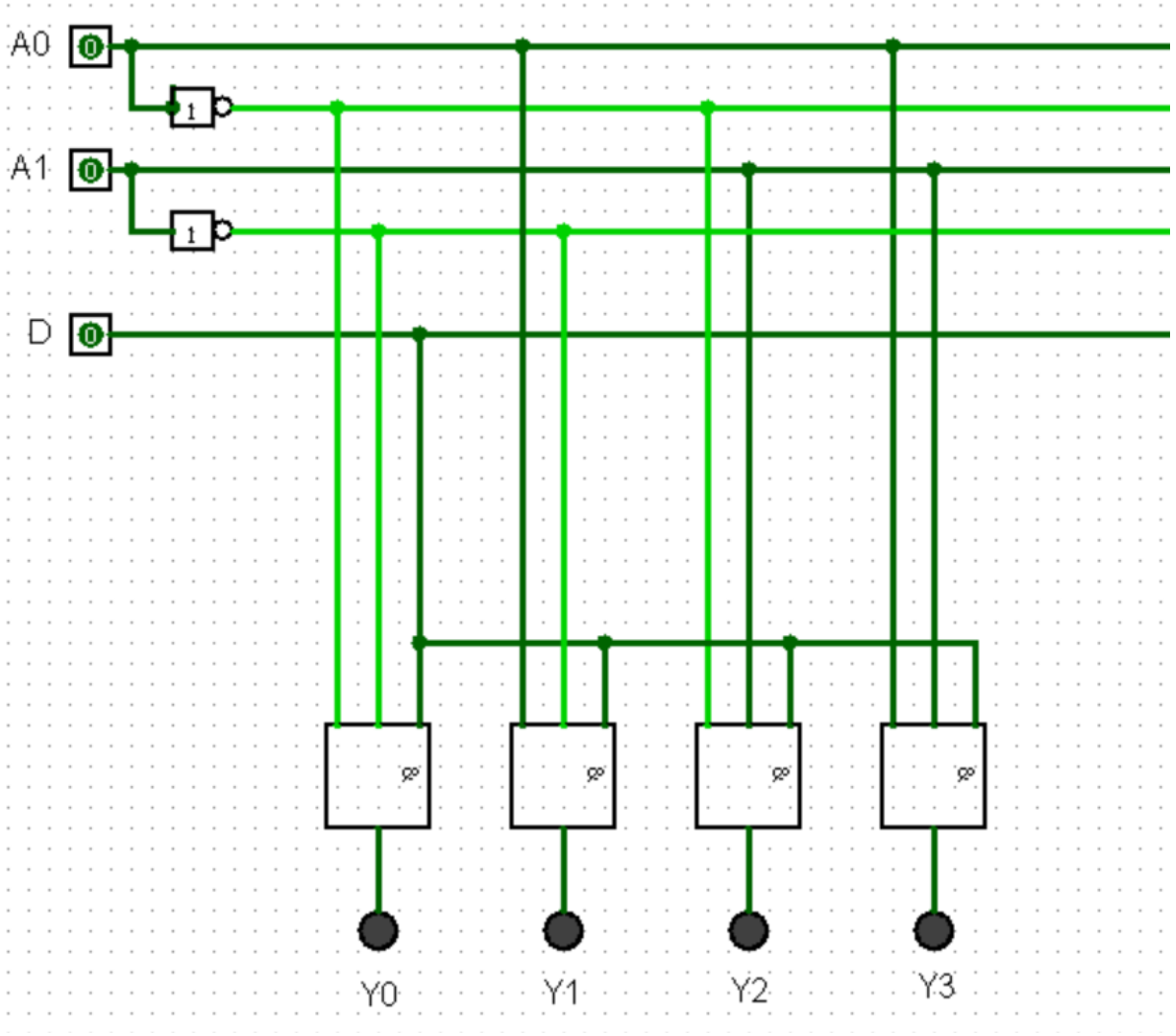


Wahrheitstabelle

A1	A0	Y3	Y2	Y1	Y0
0	0	0	0	0	D
0	1	0	0	D	0
1	0	0	D	0	0
1	1	D	0	0	0

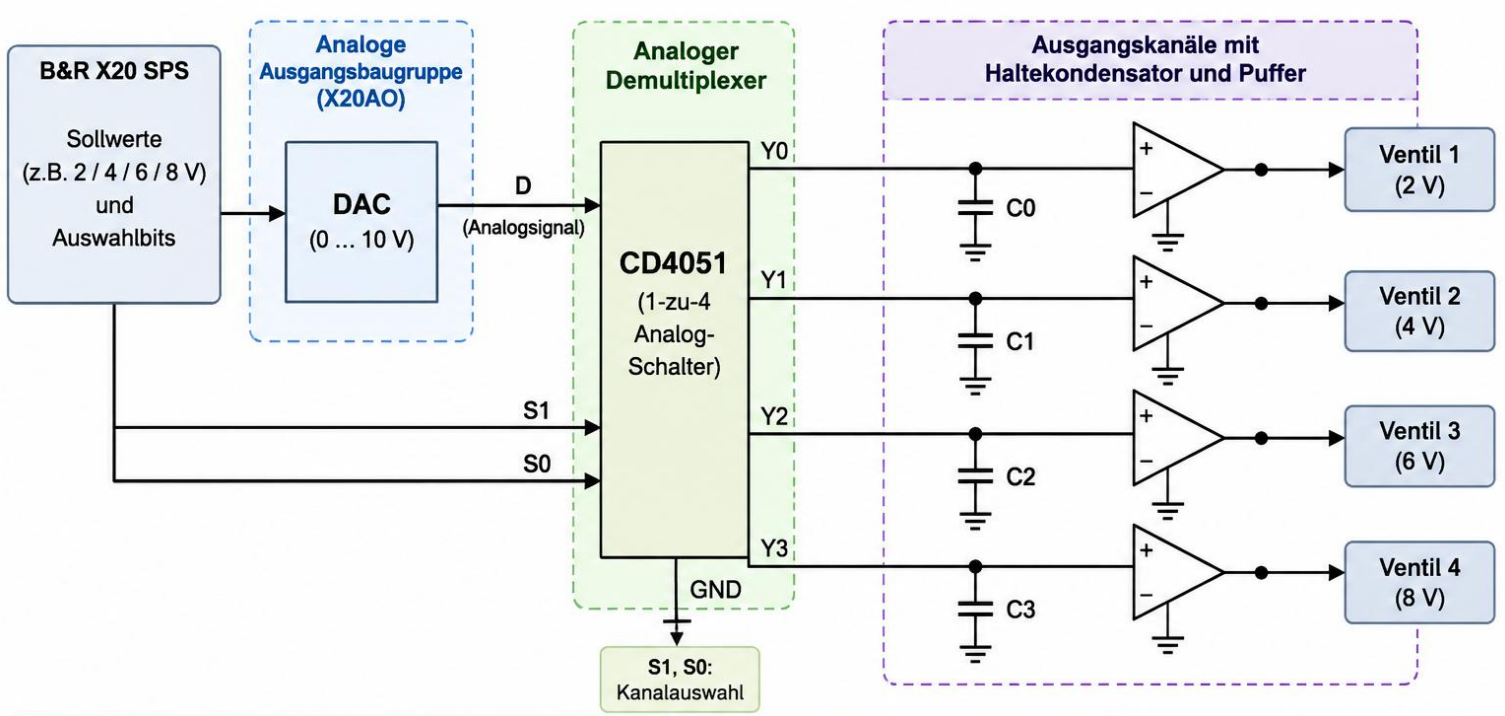
Funktionsgleichungen:

Schaltungsrealisierung:



Einsatzbeispiel:

Analogausgangskarte



Funktionsprinzip

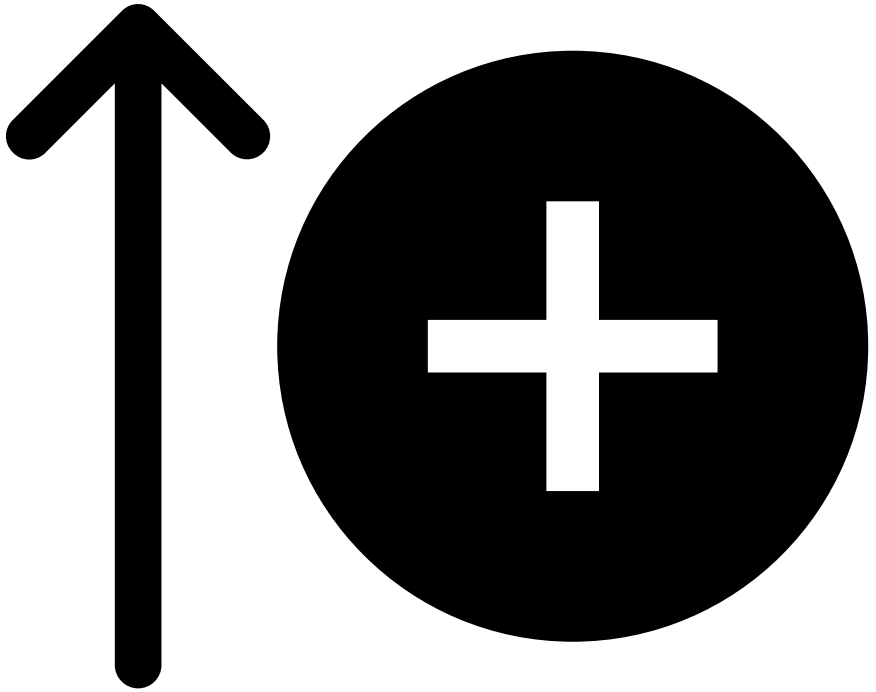
1. Der DAC erzeugt eine analoge Spannung (z. B. 0 – 10 V).
2. Der CD4051 verbindet diese Spannung je nach S1, S0 mit einem der vier Ausgänge (Demultiplexer).
3. Jeder Kanal besitzt einen Haltekondensator, damit die Spannung nach dem Umschalten erhalten bleibt.
4. Ein OPV liefert den niederohmigen Ausgang für das Ventil.

Auswahlmatrix

S1	S0	Aktiver Ausgang
0	0	Y0 → Ventil 1
0	1	Y1 → Ventil 2
1	0	Y2 → Ventil 3
1	1	Y3 → Ventil 4

Wichtige Hinweise

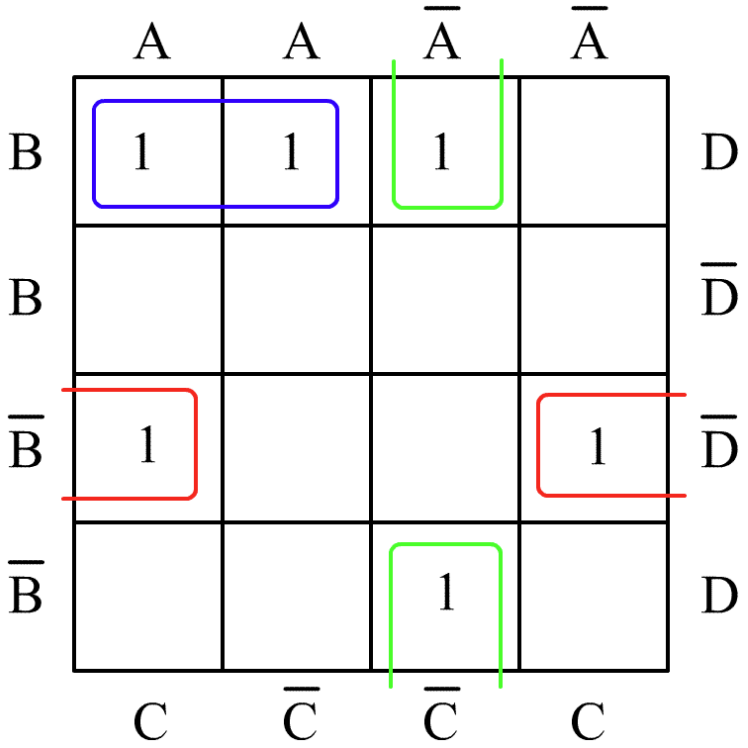
- Der CD4051 ist ein 8-kanaliger Analogmultiplexer/Demultiplexer.
- Für 0 – 10 V ggf. Versorgung und Signalbereich anpassen.
- Mit Haltekondensator und OPV bleibt der Ausgangswert stabil.



Grafische Optimierung mit Karnaugh-Veitch

Edward Veitch entwickelte 1952 ein grafisches Verfahren zur Optimierung digitaler Schaltfunktionen. Es wurde ein Jahr später von Maurice Karnaugh erweitert und wird als Karnaugh-Veitch-Diagramm, kurz KV-Diagramm bezeichnet.

Das KV-Diagramm hat zu allen logischen Kombinationen der Eingangsvariablen je ein Feld.



1

Wahrheitstabelle

A	B	Z
0	0	0
0	1	1
1	0	0
1	1	1

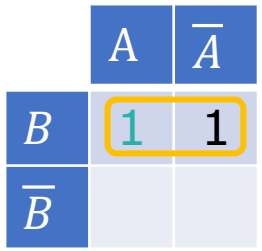
Funktionsgleichung

$Z=\overline{A}\bullet B+A\bullet B$

$Z=B\bullet(\overline{A}+A)$

$Z=B$

KV-Diagramm



$Z = B$

2

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1

$Z=\overline{A}\bullet B + A\bullet\overline{B} + A \bullet B$

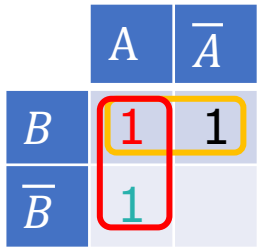
$Z=\overline{A}\bullet B + A\bullet(\overline{B} + B)$

$Z=\overline{A}\bullet B + A\bullet 1$

$Z= (A + \overline{A})\bullet(B + A)$

$Z= 1 \bullet (A + B)$

$Z= A + B$



$Z= A + B$

Digitale Daten
Schaltnetze | Karnaugh-Veitch

Wahrheitstabelle

A	B	C	Z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Funktionsgleichung

$Z= A\bullet \overline{B}\bullet\overline{C} + A\bullet\overline{B}\bullet C + A\bullet B\bullet\overline{C} + A\bullet B\bullet C$

$Z= A\bullet \overline{B}\bullet(\overline{C} + C) + A\bullet B\bullet(\overline{C} + C)$

$Z= A\bullet \overline{B} + A\bullet B$

$Z= A\bullet(\overline{B} + B)$

$Z= A$

KV-Diagramm

	A		$\overline{A}$	
B	1	1		
$\overline{B}$	1	1		
	$\overline{C}$	C		$\overline{C}$

$Z= A$

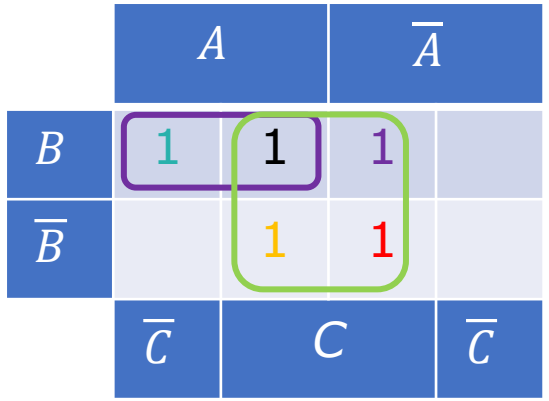
Wahrheitstabelle

A	B	C	Z
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Funktionsgleichung

$$Z=\overline{A}\bullet\overline{B}\bullet C + \overline{A}\bullet B\bullet C + A\bullet\overline{B}\bullet C + A\bullet B\bullet\overline{C} + A\bullet B\bullet C$$

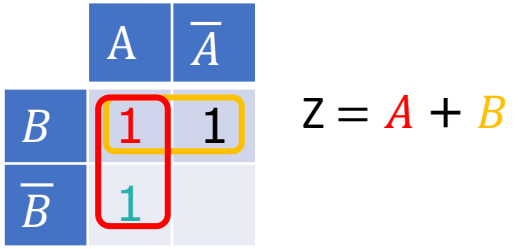
KV-Diagramm



$$Z= A \bullet B + C$$

Regel 1:
- Es dürfen nur direkt angrenzende Felder (die eine Seite haben) zusammengefasst werden.

Regel 2:
- Es dürfen nur 2^n $(n \in N)$ Felder zusammengefasst werden.

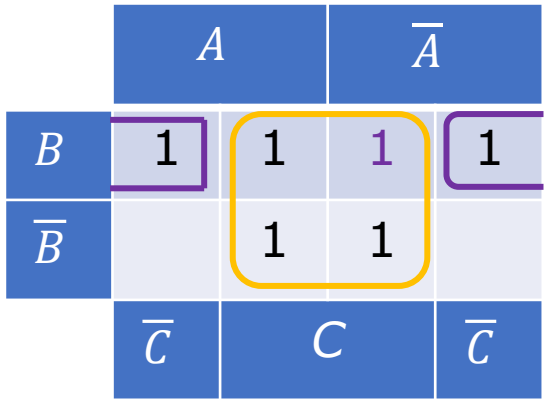


$$Z = A + B$$

Regel 3:
- Die Variablen (Minterme) werden durch eine Disjunktion logisch verknüpft.

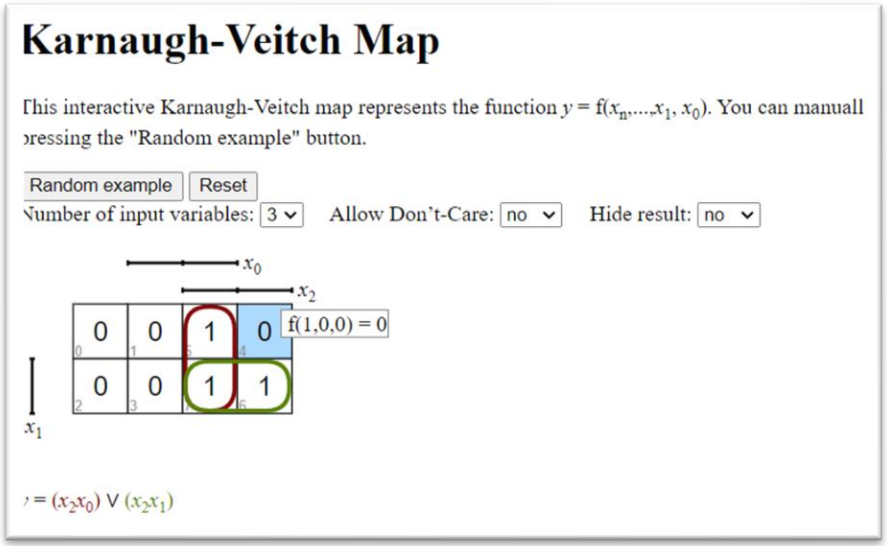
Regel 4:
- Die größte Gleichungsvereinfachung erhält man, indem man die Gruppe so groß wie möglich bildet.

Regel 5:
- Die erweiterte Nachbarschaftsbedingung erlaubt auch das Zusammenfassen von Gruppen über den Rand hinweg.



$$Z = B \bullet \overline{C} + C$$

Digitale Daten
Schaltnetze | Software Karnaugh-Veitch

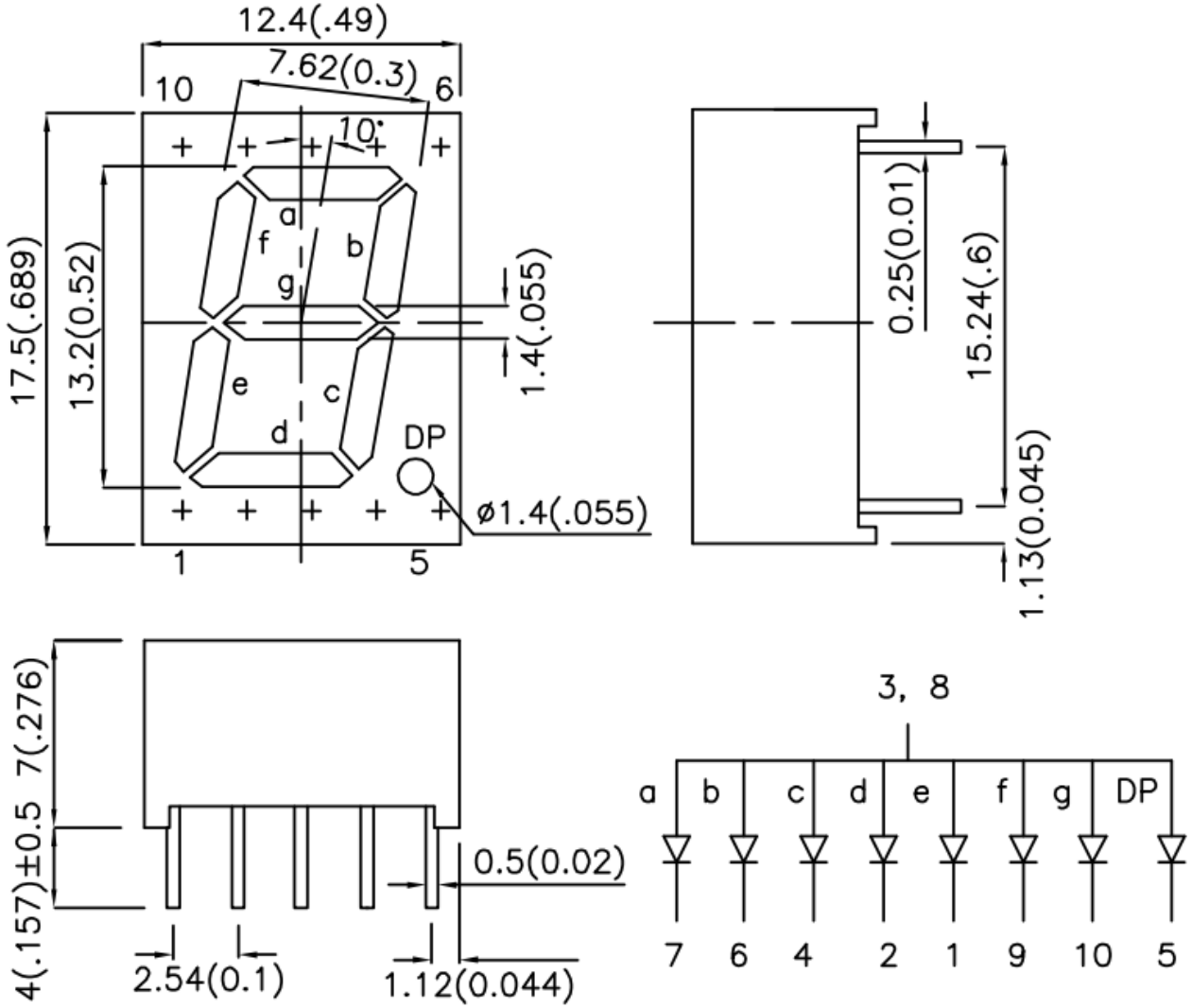


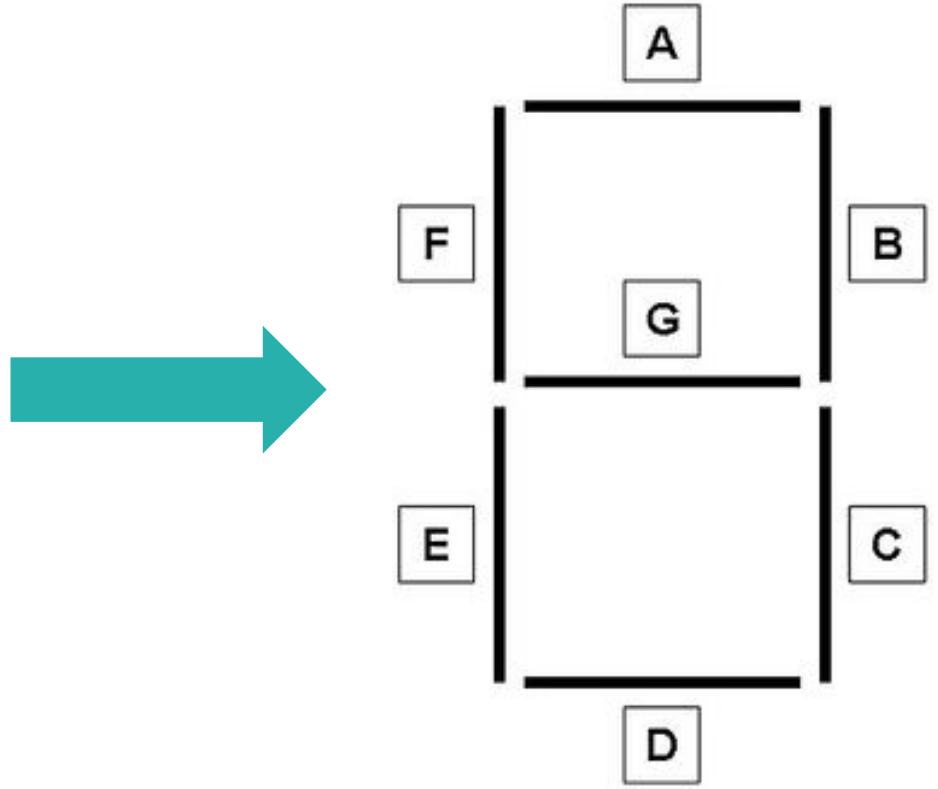
https://www.mathematik.uni-marburg.de/~thormae/lectures/ti1/code/karnaughmap/

Ansteuerung einer Sieben-Segment-Anzeige



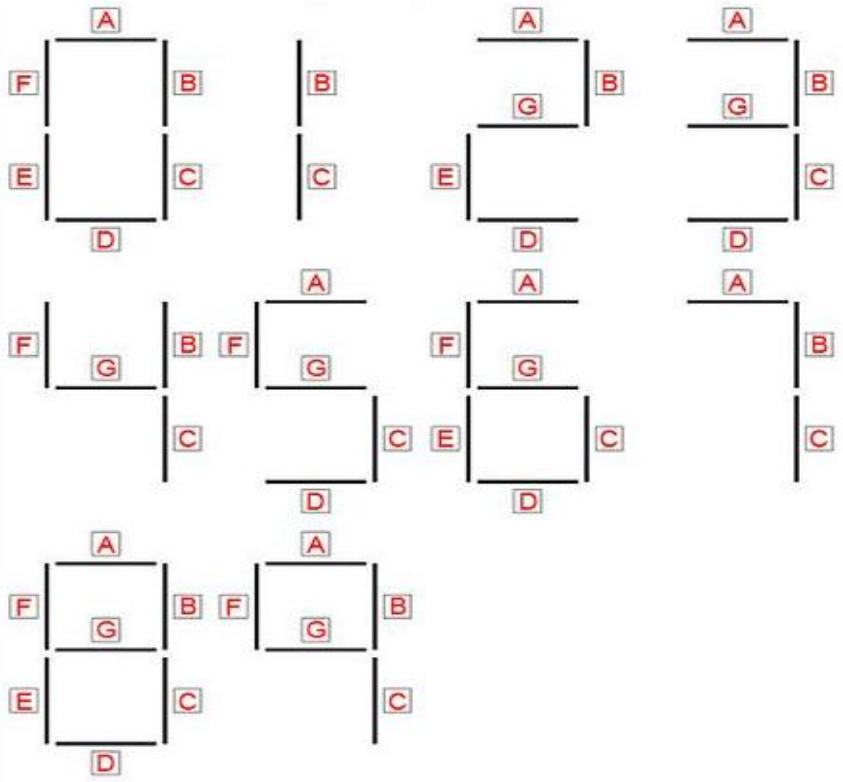
Digitale Daten
Schaltnetze | Sieben-Segment-Anzeige





https://www.conrad.de/de/p/kingbright-7-segment-anzeige-gruen-13-mm-2-2-v-ziffernanzahl-1-sa52-11gwa-160253.html?hk=SEM&WT.mc_id=google_pla&gclid=EAIaIQobChMImcnk7JT2-gIVEMh3Ch1zYgKiEAQYBSABEgKEYvD_BwE

Digitale Daten
Schaltnetze | BCD zu Sieben-Segment-Anzeige (mit Pseudotetraden)



Z	Y	X	W	A	B	C	D	E	F	G

X ≙ Don‘t care

Digitale Daten
Schaltnetze | Minimierung

Z	Y	X	W	A	B	C	D	E	F	G

	$\overline{w}$	w		$\overline{w}$	
$\overline{y}$	0	1	3	2	$\overline{z}$
y	4	5	7	6	
	12	13	15	14	z
$\overline{y}$	8	9	11	10	
	$\overline{x}$		x		

Digitale Daten
Schaltnetze | Minimierung

Z	Y	X	W	A	B	C	D	E	F	G

	$\overline{w}$	w		$\overline{w}$	
$\overline{y}$	0	1	3	2	$\overline{z}$
y	4	5	7	6	
	12	13	15	14	z
$\overline{y}$	8	9	11	10	
	$\overline{x}$		x		

Digitale Daten
Schaltnetze | Minimierung

Z	Y	X	W	A	B	C	D	E	F	G

	$\overline{w}$	w		$\overline{w}$	
$\overline{y}$	0	1	3	2	$\overline{z}$
y	4	5	7	6	
	12	13	15	14	z
$\overline{y}$	8	9	11	10	
	$\overline{x}$		x		

Digitale Daten
Schaltnetze | Minimierung

Z	Y	X	W	A	B	C	D	E	F	G

	$\overline{w}$	w		$\overline{w}$	
$\overline{y}$	0	1	3	2	$\overline{z}$
y	4	5	7	6	
	12	13	15	14	z
$\overline{y}$	8	9	11	10	
	$\overline{x}$		x		

Digitale Daten
Schaltnetze | Minimierung

Z	Y	X	W	A	B	C	D	E	F	G

	$\overline{w}$	w		$\overline{w}$	
$\overline{y}$	0	1	3	2	$\overline{z}$
y	4	5	7	6	
	12	13	15	14	z
$\overline{y}$	8	9	11	10	
	$\overline{x}$		x		

Digitale Daten
Schaltnetze | Minimierung

Z	Y	X	W	A	B	C	D	E	F	G

	$\overline{w}$	w		$\overline{w}$	
$\overline{y}$	0	1	3	2	$\overline{z}$
y	4	5	7	6	
	12	13	15	14	z
$\overline{y}$	8	9	11	10	
	$\overline{x}$		x		

Digitale Daten
Schaltnetze | Minimierung

Z	Y	X	W	A	B	C	D	E	F	G

	$\overline{w}$	w		$\overline{w}$	
$\overline{y}$	0	1	3	2	$\overline{z}$
y	4	5	7	6	
	12	13	15	14	z
$\overline{y}$	8	9	11	10	
	$\overline{x}$		x		

Digitale Daten
Schaltnetze | Sieben-Segment-Anzeige (mit Pseudotetraden) / Schaltung

